

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-146569

(P2000-146569A)

(43) 公開日 平成12年5月26日 (2000. 5. 26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
G 0 1 B 21/30	1 0 1	G 0 1 B 21/30	1 0 1 F 2 F 0 6 2
5/28	1 0 1	5/28	1 0 1 A 2 F 0 6 9
H 0 1 L 21/66		H 0 1 L 21/66	P 4 M 1 0 6

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平11-25532

(22) 出願日 平成11年2月2日 (1999. 2. 2)

(31) 優先権主張番号 特願平10-258867

(32) 優先日 平成10年9月11日 (1998. 9. 11)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002004

昭和電工株式会社

東京都港区芝大門1丁目13番9号

(72) 発明者 木村 誠宏

埼玉県秩父市大字下影森1505番地 昭和電
工株式会社秩父研究所内

(72) 発明者 大王 宏

千葉県市原市八幡海岸通り5-1 昭和電
工株式会社HD研究開発センター内

(74) 代理人 100094237

弁理士 矢口 平

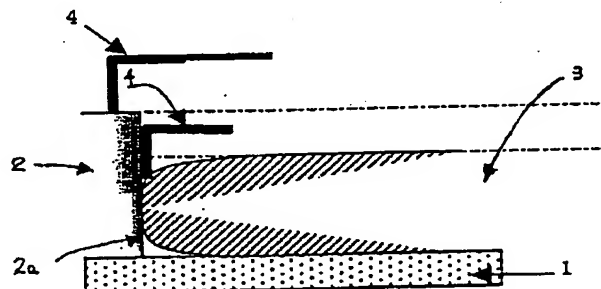
最終頁に続く

(54) 【発明の名称】 半導体基板の周辺ダレの測定方法

(57) 【要約】

【課題】 基板の周辺部分のダレなどの表面形状を正確に、かつ再現性良く測定する方法を提供する。

【解決手段】 オプティカルフラット上にブロックゲージをオプティカルフラットに垂直に配置し、このブロックゲージ端面に基板の端面を接触させて置き、ブロックゲージ表面から基板表面にわたり、スタイラスで走査して、ダレの開始位置とダレの量を測定する。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 オプティカルフラット上にブロックゲージの一面を垂直に置き、該オプティカルフラット上に半導体基板の一端面を該垂直面に接して載せ、ブロックゲージの垂直面から半導体基板表面にわたって、表面あらさ測定器のスタイラスで走査する事を特徴とする半導体基板の周辺ダレの測定方法。

【請求項2】 スタイラスの先端部の角度が45〜90°で、先端部の曲率半径が2〜10μmであることを特徴とする請求項1に記載の半導体基板の周辺ダレの測定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコンウエーハや化合物半導体ウエーハのような半導体基板の周辺のダレの測定方法に関するものである。

【0002】

【従来の技術】例えばシリコンウエーハの如き半導体基板表面の平坦度は、デバイス作成時のリソグラフィ工程の歩留まりに効く重要なパラメーターであり、露光面積に対応した領域で平坦度が回路パターンの最小線幅（デザインルール）程度以下であることが要求される。平坦度は露光方式によって、基板全体の平坦度を計測するグローバルフラットネス（例えばTTV: Total Thickness Variation、TIR: Total Indicating Reading）と、基板のサイト毎に平坦度を測定するローカルサイトフラットネス（例えばSTIR: Site Total Indicating Reading）がある。両フラットネス共基板表面の公称外周部（＝除外幅）を除いた測定領域（FQA: Fixed Quality Area）内で測定される。最近では基板外周の3mmを除いた領域、（除外幅＝3mm）で測定することが一般に行われている。但し、SIA（Semiconductor Industry Association）技術ロードマップに依ると、デバイスの高集積度が進むにつれ回路内の電線が細線化して、配線間隔が狭くなってきている。素子集積回路パターンのデザインルールが0.18μmより小さくなると、除外幅が2mmとなり、デザインルールが0.10μmより小さくなると、除外幅が1mmとなるといわれている（例えばSIA、The National technology road map for semiconductors, p.p.113,1994 参照）。

【0003】また、既存のメモリー素子（例えばデザインルールが0.50μm）の作成においてもデバイスメーカーのコスト削減の一環で、従来は露光面積外であったシリコンウエーハ周辺部（最外周部の0〜3mmの範囲）にも露光して、半導体素子を作ろうとする動きがでている。その結果、除外幅は益々狭くなっていく傾向にある。従って、最外周部の0〜3mmの領域の平坦度または外周形状の測定のニーズは益々高まっている。

【0004】シリコンウエーハ外周部の平坦度は、研磨工程で決まると言われている。特に研磨クロスの占める

要因が大きく、一般に圧縮率の大きな研磨クロスを使用すると、外周部のダレが発生しやすい。これは基板が研磨クロスに深く沈み込み易いので、外周部の研磨が促進されるからである。防止策としては、枚葉式研磨機で基板ガイドリングの押圧と基板を支えるトップリングの圧力のバランスを取り、外周ダレを防ぐ方法が提案されている（例えば特開平9-168964参照）。

【0005】例えばシリコン基板に酸化物が付いたウエーハの場合、光学干渉を用いた酸化膜厚測定器で酸化膜の厚さを測定する方法によっても外周形状を知ることが出来る。実際にウエーハの中心基準でシリコンウエーハ外周部0mmまで計測している例も見られる（例えば特開平9-168964参照）。但し、この方法の問題点は酸化膜付きウエーハのような光の屈折率が異なる二種類の層が接合した基板にしか適用できないことである。

【0006】今日の代表的な平坦度測定方法は、静電容量センサーを2本用いて厚さを計測し、平坦度を算出する方法である。静電容量方式の長所は、非接触で迅速かつ再現性良くグローバルフラットネスとサイトフラットネスを計測できる点である。但し、サイトフラットネスの計測の問題点としては、静電容量センサーの口径が4mm□であり、4mm□の平均化された情報しか得られない点である。特に、基板最外周（直径200mmの基板でFQA＝198mm）の平坦度を測定する場合、静電容量センサーの口径（4mm□）の外側が平坦度測定領域の最外周（FQA）に沿って測定を行うので、FQAから内側2mmの値に平均化されることになる。従って、静電容量法では基板最外周部の0〜1mmの平坦度が測定できず、最外周1mm以上の領域も常に4mm□で平均化された値なので、実際の形状を正しく把握することが困難であり、外周ダレの定量化も難しい。

【0007】センサー口径が小さい半導体レーザ（口径：10〜20μm）を用いた平坦度測定器の場合、サンプリング間隔も小さく（最小1μmピッチ）、外周部の形状を正確に取り込むことが出来る。但し、半導体レーザを用いた平坦度測定器の問題点は、外周ダレの定量化が難しいという点にある。すなわち、ダレを定量化するには、座標を決めることが必要であるが、半導体レーザを用いた平坦度測定器ではエッジ基準にするための基点が無く、仮に外周部の形状を測定することが出来たとしても、座標を決めることが出来ず、ダレの定量化は出来ない。

【0008】従来のシリコンウエーハの平坦度測定器においては、ウエーハ外周部のダレを定量化できないので、外周ダレを防止するための研磨工程への形状情報のフィードバックも出来ず、微細化が進むデバイス製造工程に高平坦度の基板を提供することが出来ないでいる。

【0009】

【発明が解決しようとする課題】本発明は上記のような問題を解決すべくなされたもので、基板の表面平坦度を

定量化して評価できる測定方法を提供しようとするものである。

【0010】

【課題を解決するための手段】本発明は基板端面に密着して設置したブロックゲージを基点として、基板の最外周部の0～3mm範囲の領域の表面形状曲線を表面粗さ計で測定し、基板の端面を基準として座標軸を設定し、ダレ開始点とダレ量を表すことにより、基板の表面平坦度を表すこととした。

【0011】

【発明の実施の形態】さらに詳細に本発明について説明すれば、本発明はオブティカルフラット上にブロックゲージの一面を垂直に置き、該オブティカルフラット上に半導体基板の一端面を該垂直面に接して載せ、ブロックゲージの垂直面から半導体基板表面にわたって、直径2mm以下で先端角度が90度、かつ先端部の曲率が2μmの表面あらさ測定器のスタイラスで走査する方法を採用する。

【0012】図1～図4は本発明の基本概念を説明する図である。図1は基準線と基板との位置関係を示す平面図、図2は同じく側面図である。図1、図2において符号1はオブティカルフラットであり、オブティカルフラット1の上にブロックゲージ2を粘土5で貼着している。ブロックゲージ2の端面2aはオブティカルフラットに対して垂直である。基板3はブロックゲージ2の端面2aに密着させるように載置する。ブロックゲージ2の高さは、基板3の厚さよりもやや大きいものとする。

【0013】使用するスタイラス4の針4aの直径は2mm程度とし、先端部4bの角度は40～90度、先端の曲率Rは2～10μmとする（図3参照）。スタイラス4の針4aはアームに対して（オブティカルフラットに対して）60～90度の角度を有するように構成する。このようにスタイラス4の直径を細く、かつ一定値に規定することにより、基板端面からの測定位置が一定となり、ダレ開始位置を正確に把握出来るからである。使用する表面粗さ計の上下方向分解能は15nm（1000μmレンジ）が望ましい。

【0014】上述した構成において、ブロックゲージ2から基板3に向けてスタイラス4を動かし、スタイラス4がブロックゲージ2からはずれた地点（＝基板の外周部）から6mmの地点までスタイラス4を動かし、基板の外周部の表面形状を0.25μm毎に取り込む（図2参照）。スタイラス4の移動速度は0.5mm/sec以下の緩やかなスピードで走査する。

【0015】上記の装置系で、X軸としては基板表面の端面から3～6mmの区間を最小二乗法で近似した直線を使用する。また、Z軸としてはブロックゲージ2の端面2a（＝基板3の端面）を使用し、端面2aにおけるX座標は零（X=0）とする。このように座標設定をした上で、基板外周部のダレ開始点としては表面形状曲線

がX軸から解離を始める地点のX座標を採用し、ダレ量としては基板端面から1mmの地点（X=1）のZ座標を用いてダレを定量化して表す（図4参照）。

【0016】座標の取り方として、中心基準とエッジ基準が考えられるが、発明者の実験によると外周部の測定の場合、エッジ基準で座標を取った方が望ましいことがわかった。理由としては中心基準とすると測定部までセンサーが94mm（基板の直径が200mmの場合）移動して更にエッジにかけて6mm、即ち全移動距離にして100mmの範囲を測定する必要があるが、基板の置き方によって座標のずれが生じる。発明者が中心基準で測定したところ、ウェーハ位置あわせがついている台座を使用しても、ウェーハを設置する度ごとに毎回数ミリの誤差が生じた。一方エッジ基準の場合、測定領域がエッジから6mmであり、座標のずれがおきにくい。同一位置の繰り返し測定でもダレ量、ダレ開始点の再現性は良好であった。

【0017】本発明のように、オブティカルフラット1の上のオブティカルフラット1に垂直なブロックゲージ2に密着して基板を設置することで、エッジの位置が明確に判明し（X座標は0mmの地点）、ダレを定量化することができる。一方、ブロックゲージを使用しない場合は、エッジの位置がわからず、スタイラスが基板の面取り部で追従できなくなったのか、あるいはまた、基板の最外周かどうかの判断の見極めがつきにくい。また、スタイラス4が外周部の表面形状曲線を取り込むので、外周部が盛り上がっているか（表面形状がZ方向マイナスに盛り上がった状態、通称スキージャンプ）または下がっているか（表面形状がZ方向プラスに盛り上がった状態、通称ロールオフ）を視覚的に確認でき、研磨工程にその情報をフィードバックすることができる。本発明は既存の表面粗さ計にオブティカルフラットとブロックゲージを組み合わせただけで、外周部のダレを定量化することができるので、安価な測定方法である。

【0018】

【作用】本発明は、基板表面の平均的な面をX軸、基板底面に垂直な面をY軸として定め、X軸、Y軸の作る象限の中に基板を置き、X軸、Y軸からの変位を測定して基板周辺部の表面平坦度を普遍的にかつ定量的に表すようにしたものである。

【0019】

【実施例】以下に、本発明の実施例と比較例を挙げてさらに具体的に説明する。

（実施例）サンプルは、直径200mmのCZハイドロP型シリコン単結晶基板上に、P型シリコンエピタキシャル層を積層したシリコンエピタキシャルウェーハであって、硬度の異なる3種類の研磨布を使用して研磨加工した、表面平坦度の異なる7枚のウェーハを使用した。サンプルウェーハと研磨布の硬さの関係を表1に示す。サンプル記号A、B、Cの順に研磨布の硬さが軟ら

かくなるので、ウエーハ外周部のダレが大きくなり、表面の平坦度も悪くなる。

【0020】

【表1】

サンプル記号	研磨布の硬さ
A-1	硬い
A-2	硬い
B-1	普通
B-2	普通
B-3	普通
C-1	柔らかい
C-2	柔らかい

【0021】上記7枚のウエーハサンプルを図1及び図2に示したような位置関係に光学フラット上に置き、周囲8方向の位置のダレ開始位置とダレ量を測定し、周辺輪郭部の表面形状を調べた。測定位置は図5に*

*示すように、A：オリフラ部、B：オリフラ部から左へ45度、C：オリフラ部から左へ90度、D：オリフラ部から左へ135度、E：オリフラの反対側、F：オリフラ部から右へ135度、G：オリフラ部から右へ90度、H：オリフラ部から右へ45度の8カ所である。測定順序は先ずオリフラ部から右45度の位置（H）を測定し、右方向に順次45度づつ回転させて8方向の「ダレ開始位置」と「ダレ量」を測定することにより、輪郭形状を測定した。各サンプルの「ダレ開始位置」の測定結果を表2に、また「ダレ量」の測定結果を表3に示す。なお、「ダレ量」はウエーハ周縁から1mm（X=1mm）の位置のダレ量をもってあらわした。

【0022】

【表2】

サンプル記号	ダ レ 開 始 位 置 (単位: mm)								平均
	測 定 位 置								
	A	B	C	D	E	F	G	H	
A-1	1.2	0.7	1.2	2	1.2	2	0.8	0.7	1.2
A-2	2.4	1.2	2.8	1	3.4	1.24	3.2	3.6	2.4
B-1	2	2.8	2.8	2.4	2.4	2.8	2	2.9	2.5
B-2	2.6	2.6	2.6	3	2.2	2.6	2.4	2.2	2.5
B-3	3.2	3.2	3	1.9	2	2.2	3	3	2.7
C-1	3	3	2.6	2.6	2.4	3	2.2	2.4	2.7
C-2	3	3	3	3.2	3.2	3.2	3	3	3.1

【0023】

※ ※【表3】

サンプル記号	ダ レ 量 (単位: μm)								平均
	測 定 位 置								
	A	B	C	D	E	F	G	H	
A-1	0	0	0.1	0.1	0.1	0.1	0	0	0.05
A-2	0.2	0.1	0.2	0	0.2	0.1	0.1	0.11	0.13
B-1	0.2	0.6	0.3	0.6	0.3	0.5	0.15	0.5	0.39
B-2	0.35	0.5	0.4	0.5	0.3	0.3	0.2	0.4	0.37
B-3	0.8	0.65	0.3	0.2	0.1	0.2	0.3	0.6	0.39
C-1	0.5	0.7	0.5	0.6	0.45	0.7	0.4	0.6	0.56
C-2	0.9	1.15	0.9	0.9	0.9	1.1	0.9	1.1	0.98

【0024】次に、サンプルA-1、サンプルA-2、サンプルC-2についてスタイラスでスキャンしたときのX座標とZ座標の関係を図6に示す。図6で（a）はサンプルA-1、（b）はサンプルA-2、（c）はサンプルC-2である。

【0025】表2及び表3の結果から、サンプルA-1は「ダレ開始位置」がウエーハ周縁から1.2mmで、「ダレ量」は0.05 μm であり、ウエーハの広い部分が平坦で、広い範囲が素子作成に利用できることが判る。サンプルA-2は「ダレ量」は0.13 μm とサンプルA-1に次いで小さいが、「ダレ開始位置」は平均でウエーハ周縁から2.4mmで、しかも位置によって差が大きく、スキージャンプ形状で素子作成に利用できる平坦部の面積が小さいことが判る。サンプルB、C、についてはいずれもロールオフ形状で、この順番に「ダレ量」が大きくなっているのが判る。

【0026】（比較例）比較のため実施例と同一のサン★50

★プルウエーハについて、従来から使用されている2本の静電容量型センサーで構成された平坦度測定器を使用して、サイトフラットネス（STIR）を測定した。STIRの測定位置は直径200mmのウエーハの縁週から1mmの範囲を除外幅として除き、その内側に22mm×22mmのセルを60個作成して、セル毎のSTIRを測定した。ウエーハ内のセルの位置を図7に示す。STIRの測定は各セル毎に焦点面（最小二乗面）を基準面として定め、この基準面からのポジティブ最大偏差とネガティブ最大偏差との和で表される。またSTIR-16maxは図7に示すウエーハ面内の全60個のセルの内外周部の16セル（図7で網掛けをした部分）を選び、そのSTIRの最大値を示した。測定結果を表4に示す。

【0027】

【表4】

7

サンプル記号	STIR-16max	
	セル位置	STIR値
A-1	23	0.47
A-2	20	0.65
B-1	14	0.86
B-2	14	0.99
B-3	17	0.92
C-1	17	1.22
C-2	20	1.50

【0028】表4の結果からは、各サンプルについてSTIR-16maxのあるセル位置とSTIR-16maxの値は判るが、「ダレ開始点」(最周縁部からの距離)や「ダレ量」は不明である。この結果からサンプルA-1がSTIR-16maxが一番小さく、サンプルC-2がSTIR-16maxが一番大きいことが判るが、外周部の面形状が判らないので、後続の研磨工程にフィードバック情報を十分に与えることができず、また、実際にウェーハ周縁部のどの位置まで素子を作れるかも判らない。

【0029】

【発明の効果】本発明は既存の表面粗さ計に光学フラットとブロックゲージを組み合わせたので、外周部のダレを定量化することができるので、安価な測定方法である。本発明の測定方法により、基板端面に密着して設置したブロックゲージを起点として、エッジ基準で座標軸を設定し、基板の最外周部から0~3mmの範囲の表面形状を表面粗さ計で測定し、基板の周辺部のダ

8

レ量及びダレ開始点として定義された値で定量化すると共にその形状を表示できる。本発明の方法に依れば、異なる基板に対しても一定の条件で評価できるので、デバイス製造工程に一定の情報をフィードバックする事により、収率良くデバイスを取得する事が出来るようになる。本発明に係わる測定方法はシリコンウェーハに限らず、ハードディスク基板の外周ダレ計測にも効果的である。従って、その波及効果は絶大であり、工業的価値は高い。

10 【図面の簡単な説明】

【図1】ブロックゲージと基板との位置関係を説明する平面図である。

【図2】光学フラットと基板との位置関係を説明する立面図である

【図3】スタイラスの構造を示す図である。

【図4】座標の設定方法を示す図である。

【図5】基板上的の測定位置を示す図である。

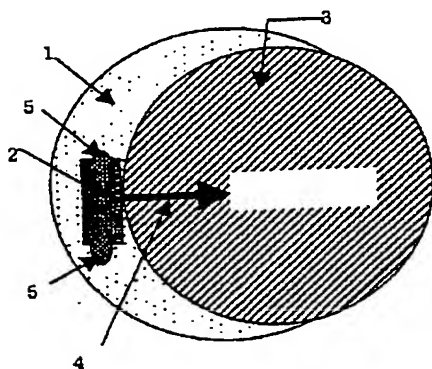
【図6】測定結果を例示する図である。

【図7】基板上的の測定位置として設定したセルの配置を示す図である。

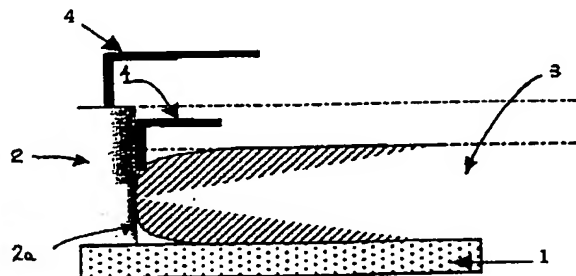
【符号の説明】

- 1 オプティカルフラット
- 2 ブロックゲージ
- 3 基板
- 4 スタイラス
- 5 粘土

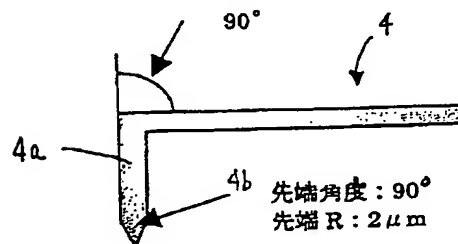
【図1】



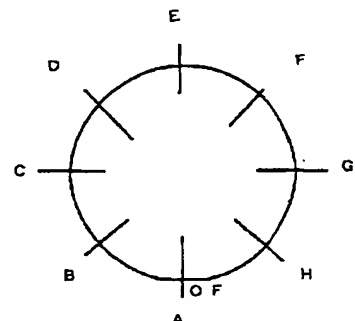
【図2】



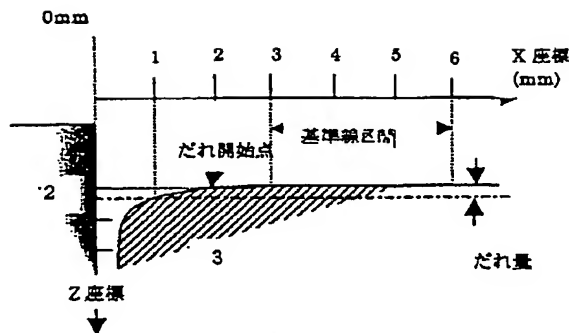
【図3】



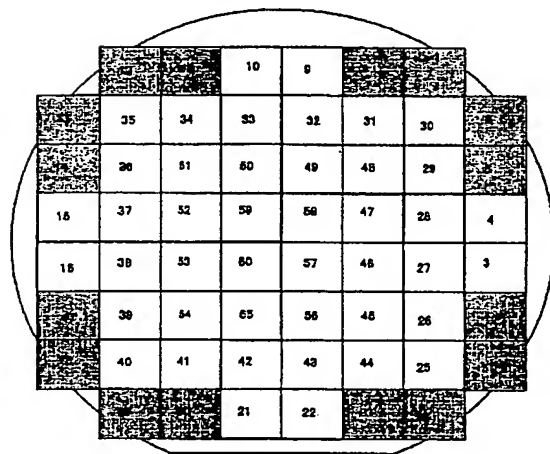
【図5】



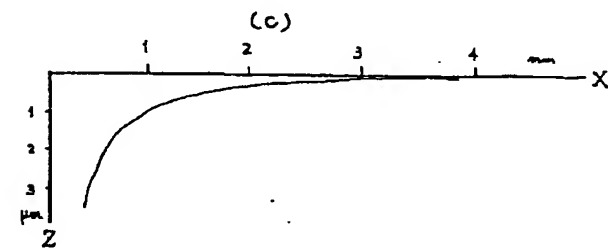
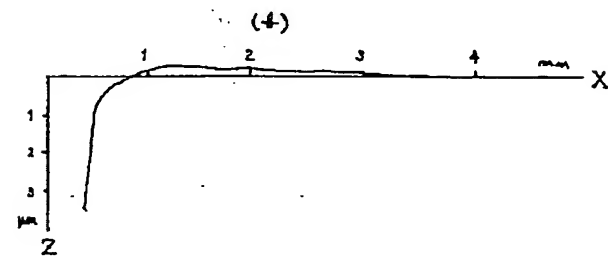
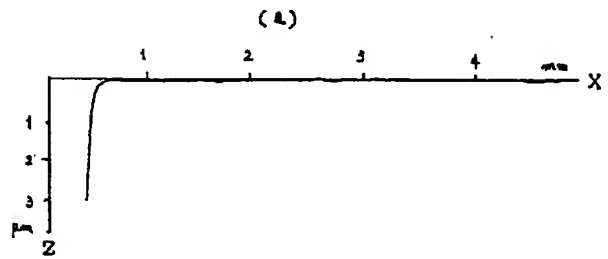
【図4】



【図7】



【図6】



BEST AVAILABLE COPY

フロントページの続き

(72)発明者 薬師寺 健次
埼玉県秩父市大字下影森1505番地 昭和電
工株式会社秩父研究所内
(72)発明者 斉藤 康夫
神奈川県川崎市川崎区大川町5番1号 昭
和電工株式会社総合研究所生産技術センタ
ー内

Fターム(参考) 2F062 AA55 BB08 BC28 CC30 EE01
EE62 FF03 FF25 GG41 HH05
HH14 MM07 MM08
2F069 AA54 BB15 DD30 GG01 GG11
GG62 HH04 JJ06 JJ25 LL03
LL04 MM02
4M106 AA01 BA11 CA24 DH03 DH11
DH60 DJ01